

(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES  
PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges Eigentum  
Internationales Büro



(43) Internationales Veröffentlichungsdatum  
24. Dezember 2003 (24.12.2003)

PCT

(10) Internationale Veröffentlichungsnummer

WO 2003/107225 A3

(51) Internationale Patentklassifikation<sup>7</sup>: G06F 17/50

(21) Internationales Aktenzeichen: PCT/DE2003/001862

(22) Internationales Anmeldedatum:  
5. Juni 2003 (05.06.2003)

(25) Einreichungssprache: Deutsch

(26) Veröffentlichungssprache: Deutsch

(30) Angaben zur Priorität:  
102 26 915.7 17. Juni 2002 (17.06.2002) DE

(71) Anmelder (für alle Bestimmungsstaaten mit Ausnahme von  
US): INFINEON TECHNOLOGIES AG [DE/DE]; St.  
Martin-Strasse 53, 81669 München (DE).

(72) Erfinder; und

(75) Erfinder/Anmelder (nur für US): KOEDER, Ottmar  
[DE/DE]; Alois-Eberl-Str. 10, 83624 Otterfing (DE).  
MELZNER, Hanno [DE/DE]; Blombergstr. 13, 82054  
Sauerlach (DE).

(74) Anwalt: KINDERMANN, Peter; Patentanwälte Kinder-  
mann, Postfach 1330, 85627 Grasbrunn (DE).

(81) Bestimmungsstaaten (national): CN, JP, KR, US.

(84) Bestimmungsstaaten (regional): europäisches Patent (AT,  
BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR,  
HU, IE, IT, LU, MC, NL, PT, RO, SE, SI, SK, TR).

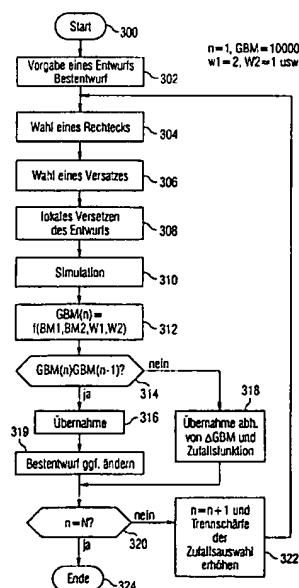
Veröffentlicht:

— mit internationalem Recherchenbericht

[Fortsetzung auf der nächsten Seite]

(54) Title: METHOD FOR MODIFYING DESIGN DATA FOR THE PRODUCTION OF A COMPONENT AND CORRESPOND-  
ING UNITS

(54) Bezeichnung: VERFAHREN ZUM VERÄNDERN VON ENTWURFSDATEN FÜR DIE HERSTELLUNG EINES BAU-  
TEILS SOWIE ZUGEHÖRIGE EINHEITEN



USV.  
ETC.  
302 PRESET A DESIGN BEST DESIGN  
304 CHOOSE A RECTANGLE  
306 CHOOSE AN OFFSET  
308 LOCALLY DISPLACE THE DESIGN  
NEIN NO  
JA YES  
316 ADOPT  
318 ADOPTION DEPENDS ON ΔGBM AND RANDOM FUNCTION  
319 MODIFY BEST DESIGN IF NECESSARY  
322 n=n+1 AND INCREASE DEGREE OF SEPARATION OF THE RANDOM SELECTION  
324 END

(57) Abstract: Disclosed is a method in which design data defining a geometrical design (10) for a component is preset. A modified geometrical design is created from the original design, for example by making adjustments in one section (100). Evaluation parameters are detected and compared for both designs. The unmodified design data is maintained or replaced by modified design data according to the result of the comparison. Said method is carried out in several successive cycles in order to optimize the design.

(57) Zusammenfassung: Erläutert wird ein Verfahren, bei dem Entwurfsdaten vorgegeben werden, die einen geometrischen Entwurf (10) für ein Bauteil festlegen. Aus dem Entwurf wird ein veränderter geometrischer Entwurf erzeugt, beispielsweise durch Verschiebungen in einem Bereich (100). Für beide Entwürfe werden Bewertungsmaße ermittelt und verglichen. Abhängig vom Vergleichsergebnis werden die unveränderten Entwurfsdaten beibehalten oder durch veränderte Entwurfsdaten ersetzt. Dieses Verfahren wird mehrere Zyklen hintereinander ausgeführt, um den Entwurf zu optimieren.

WO 2003/107225 A3



— vor Ablauf der für Änderungen der Ansprüche geltenden Frist; Veröffentlichung wird wiederholt, falls Änderungen eintreffen

Zur Erklärung der Zweibuchstaben-Codes und der anderen Abkürzungen wird auf die Erklärungen ("Guidance Notes on Codes and Abbreviations") am Anfang jeder regulären Ausgabe der PCT-Gazette verwiesen.

(88) Veröffentlichungsdatum des internationalen

Recherchenberichts:

8. April 2004

# INTERNATIONAL SEARCH REPORT

International Application No  
PC 03/01862

A. CLASSIFICATION OF SUBJECT MATTER  
IPC 7 G06F17/50

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)  
IPC 7 G06F G06N

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the International search (name of data base and, where practical, search terms used)

EPO-Internal, INSPEC, IBM-TDB, COMPENDEX

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	<p>AKTUNA M, RUTENBAR R A, CARLEY L R: "Device-Level Early Floorplanning Algorithms for RF Circuits" IEEE TRANSACTIONS ON COMPUTER-AIDED DESIGN OF INTEGRATED CIRCUITS AND SYSTEMS, vol. 18, no. 4, April 1999 (1999-04), pages 375-388, XP002261206 abstract page 377, column 1, paragraph 6 -column 2, paragraph 2 page 377, column 2, paragraphs 8,9 page 378, column 1, paragraph 5 -column 2, paragraph 1 figures 3,4 page 383, column 2, paragraph 6 --- -/-</p>	1-14

☒ Further documents are listed in the continuation of box C.

☒ Patent family members are listed in annex.

\* Special categories of cited documents :

- "A" document defining the general state of the art which is not considered to be of particular relevance
- "E" earlier document but published on or after the International filing date
- "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
- "O" document referring to an oral disclosure, use, exhibition or other means
- "P" document published prior to the international filing date but later than the priority date claimed

- "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
- "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
- "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art.
- "&" document member of the same patent family

Date of the actual completion of the international search

20 January 2004

Date of mailing of the international search report

04/02/2004

Name and mailing address of the ISA

European Patent Office, P.B. 5818 Patentlaan 2  
NL - 2280 HV Rijswijk  
Tel. (+31-70) 340-2040, Tx. 31 651 epo nl,  
Fax: (+31-70) 340-3016

Authorized officer

Sohrt, W

## INTERNATIONAL SEARCH REPORT

Int. Application No.

PCT/DE 03/01862

## C.(Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT

Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 6 363 519 B1 (GUCCIONE STEVEN A ET AL) 26 March 2002 (2002-03-26) abstract column 11, line 1-33 column 12, line 29-36 column 13, line 30-42	1-14
X	US 5 914 887 A (JONES EDWIN E ET AL) 22 June 1999 (1999-06-22) abstract figures 29, 50 column 1, line 35-48 column 2, line 51-54 column 4, line 30-38 column 5, line 3-10 column 43, line 31-65 column 45, line 55 -column 46, line 65 column 47, line 53-65 column 48, line 27-32	1-14
A	US 6 052 677 A (KITAJIMA HIRONOBU ET AL) 18 April 2000 (2000-04-18) abstract column 11, line 46 -column 12, line 40	1-14
A	US 6 360 191 B1 (BENNETT III FORREST H ET AL) 19 March 2002 (2002-03-19) abstract figure 76 column 52, line 33-54 column 72, line 28-39	1-14
A	ARSLAN T ET AL: "STRUCTURAL CELL-BASED VLSI CIRCUIT DESIGN USING A GENETIC ALGORITHM" 1996 IEEE INTERNATIONAL SYMPOSIUM ON CIRCUITS AND SYSTEMS (ISCAS). CIRCUITS AND SYSTEMS CONNECTING THE WORLD. ATLANTA, MAY 12 - 15, 1996, IEEE INTERNATIONAL SYMPOSIUM ON CIRCUITS AND SYSTEMS (ISCAS), NEW YORK, IEEE, US, vol. 4, 12 May 1996 (1996-05-12), pages 308-311, XP000704598 ISBN: 0-7803-3074-9 abstract page 494, column 1, paragraph 1	1-14

-/--

## INTERNATIONAL SEARCH REPORT

International Application No

PCT/DE 03/01862

## C.(Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT

Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	AHMAD I ET AL: "DESIGN-SPACE EXPLORATION FOR HIGH-LEVEL SYNTHESIS" PROCEEDINGS OF THE ANNUAL INTERNATIONAL PHOENIX CONFERENCE ON COMPUTERS AND COMMUNICATIONS. PHOENIX, APR. 12 - 15, 1994, NEW YORK, IEEE, US, vol. CONF. 13, 12 April 1994 (1994-04-12), pages 491-496, XP000462601 abstract	1-14
A	POWELL-D-J ET AL: "ENGINEOUS DOMAIN INDEPENDENT, MACHINE LEARNING FOR DESIGN OPTIMIZATION" PROCEEDINGS OF THE INTERNATIONAL CONFERENCE ON GENETIC ALGORITHMS. ARLINGTON, JUNE 4 - 7, 1989, SAN MATEO, MORGAN KAUFMANN, US, vol. CONF. 3, 4 June 1989 (1989-06-04), pages 151-159, XP000236324 abstract page 157, column 2, paragraph 2 -page 158, column 1, paragraph 2	1-14
A	ZHUANG N ET AL: "IMPROVED VARIABLE ORDERING OF BDDS WITH NOVEL GENETIC ALGORITHM" 1996 IEEE INTERNATIONAL SYMPOSIUM ON CIRCUITS AND SYSTEMS (ISCAS). CIRCUITS AND SYSTEMS CONNECTING THE WORLD. ATLANTA, MAY 12 - 15, 1996, IEEE INTERNATIONAL SYMPOSIUM ON CIRCUITS AND SYSTEMS (ISCAS), NEW YORK, IEEE, US, vol. 3, 12 May 1996 (1996-05-12), pages 414-417, XP000688881 ISBN: 0-7803-3074-9 abstract	1-14
A	AKIO SAKAMOTO ET AL: "A MODIFIED GENETIC CHANNEL ROUTER" IEICE TRANSACTIONS ON FUNDAMENTALS OF ELECTRONICS, COMMUNICATIONS AND COMPUTER SCIENCES, INSTITUTE OF ELECTRONICS INFORMATION AND COMM. ENG. TOKYO, JP, vol. E77-A, no. 12, 1 December 1994 (1994-12-01), pages 2076-2083, XP000497867 ISSN: 0916-8508 abstract	1-14

-/--

# INTERNATIONAL SEARCH REPORT

Application No

PCT/DE 03/01862

## C.(Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT

Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	KOSAK C ET AL: "A PARALLEL GENETIC ALGORITHM FOR NETWORK-DIAGRAM LAYOUT" PROCEEDINGS OF THE INTERNATIONAL CONFERENCE ON GENETIC ALGORITHMS. SAN DIEGO, JULY 13 - 16, 1991, SAN MATEO, MORGAN KAUFMANN, US, vol. CONF. 4, 13 July 1991 (1991-07-13), pages 458-465, XP000260135 abstract	1-14
A	BRAND D: "Hill climbing with reduced search space (logic optimization)" COMPUTER-AIDED DESIGN, 1988. ICCAD-88. DIGEST OF TECHNICAL PAPERS., IEEE INTERNATIONAL CONFERENCE ON SANTA CLARA, CA, USA 7-10 NOV. 1988, WASHINGTON, DC, USA, IEEE COMPUT. SOC. PR, US, 7 November 1988 (1988-11-07), pages 294-297, XP010013371 ISBN: 0-8186-0869-2 abstract	1-14
A	VECCHI M P, KIRKPATRICK S: "Global wiring by simulated annealing" IEEE TRANSACTION ON COMPUTER-AIDED DESIGN OF INTEGRATED CIRCUITS AND SYSTEMS, vol. CAD2, no. 4, October 1983 (1983-10), pages 215-222, XP009021045 abstract figures 1-4	1-14

# INTERNATIONAL SEARCH REPORT

Information on patent family members

International Application No

PCT/DE 03/01862

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
US 6363519	B1	26-03-2002	WO 0051077 A2 31-08-2000
		US 6363517 B1	26-03-2002
		US 6539532 B1	25-03-2003
		US 6430736 B1	06-08-2002
		US 6378122 B1	23-04-2002
US 5914887	A	22-06-1999	NONE
US 6052677	A	18-04-2000	JP 8235150 A 13-09-1996
		US 6516307 B1	04-02-2003
US 6360191	B1	19-03-2002	US 5867397 A 02-02-1999
		AU 728013 B2	04-01-2001
		AU 2056097 A	16-09-1997
		CA 2256044 A1	04-09-1997
		EP 0954798 A1	10-11-1999
		JP 2000508096 T	27-06-2000
		WO 9732259 A1	04-09-1997

# INTERNATIONALER RECHERCHENBERICHT

Internationales Aktenzeichen

PCT/DE 03/01862

**A. KLASSIFIZIERUNG DES ANMELDUNGSGEGENSTANDES**  
IPK 7 G06F17/50

Nach der Internationalen Patentklassifikation (IPK) oder nach der nationalen Klassifikation und der IPK

## B. RECHERCHIERTE GEBIETE

Recherchierte Mindestprüfstoff (Klassifikationssystem und Klassifikationssymbole)  
IPK 7 G06F G06N

Recherchierte aber nicht zum Mindestprüfstoff gehörende Veröffentlichungen, soweit diese unter die recherchierten Gebiete fallen

Während der internationalen Recherche konsultierte elektronische Datenbank (Name der Datenbank und evtl. verwendete Suchbegriffe)

EPO-Internal, INSPEC, IBM-TDB, COMPENDEX

## C. ALS WESENTLICH ANGESEHENE UNTERLAGEN

Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
X	<p>AKTUNA M, RUTENBAR R A, CARLEY L R: "Device-Level Early Floorplanning Algorithms for RF Circuits" IEEE TRANSACTIONS ON COMPUTER-AIDED DESIGN OF INTEGRATED CIRCUITS AND SYSTEMS, Bd. 18, Nr. 4, April 1999 (1999-04), Seiten 375-388, XP002261206 Zusammenfassung Seite 377, Spalte 1, Absatz 6 -Spalte 2, Absatz 2 Seite 377, Spalte 2, Absätze 8,9 Seite 378, Spalte 1, Absatz 5 -Spalte 2, Absatz 1 Abbildungen 3,4 Seite 383, Spalte 2, Absatz 6</p> <p style="text-align: center;">---</p> <p style="text-align: center;">-/--</p>	1-14



Weitere Veröffentlichungen sind der Fortsetzung von Feld C zu entnehmen



Siehe Anhang Patentfamilie

\* Besondere Kategorien von angegebenen Veröffentlichungen :

"A" Veröffentlichung, die den allgemeinen Stand der Technik definiert, aber nicht als besonders bedeutsam anzusehen ist

"E" älteres Dokument, das jedoch erst am oder nach dem internationalen Anmeldedatum veröffentlicht worden ist

"L" Veröffentlichung, die geeignet ist, einen Prioritätsanspruch zweifelhaft erscheinen zu lassen, oder durch die das Veröffentlichungsdatum einer anderen im Recherchenbericht genannten Veröffentlichung belegt werden soll oder die aus einem anderen besonderen Grund angegeben ist (wie ausgeführt)

"O" Veröffentlichung, die sich auf eine mündliche Offenbarung, eine Benutzung, eine Ausstellung oder andere Maßnahmen bezieht

"P" Veröffentlichung, die vor dem internationalen Anmeldedatum, aber nach dem beanspruchten Prioritätsdatum veröffentlicht worden ist

"T" Spätere Veröffentlichung, die nach dem internationalen Anmeldedatum oder dem Prioritätsdatum veröffentlicht worden ist und mit der Anmeldung nicht kollidiert, sondern nur zum Verständnis des der Erfindung zugrundeliegenden Prinzips oder der ihr zugrundeliegenden Theorie angegeben ist

"X" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann allein aufgrund dieser Veröffentlichung nicht als neu oder auf erfinderischer Tätigkeit beruhend betrachtet werden

"Y" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann nicht als auf erfinderischer Tätigkeit beruhend betrachtet werden, wenn die Veröffentlichung mit einer oder mehreren anderen Veröffentlichungen dieser Kategorie in Verbindung gebracht wird und diese Verbindung für einen Fachmann naheliegend ist

"&" Veröffentlichung, die Mitglied derselben Patentfamilie ist

Datum des Abschlusses der internationalen Recherche

20. Januar 2004

Absendedatum des internationalen Recherchenberichts

04/02/2004

Name und Postanschrift der internationalen Recherchenbehörde  
Europäisches Patentamt, P.B. 5818 Patentlaan 2  
NL - 2280 HV Rijswijk  
Tel. (+31-70) 340-2040, Tx. 31 651 epo nl,  
Fax: (+31-70) 340-3016

Bevollmächtigter Bediensteter

Sohrt, W.



# INTERNATIONAL RECHERCHENBERICHT

Internationales Aktenzeichen

PCT/DE 03/01862

## C.(Fortsetzung) ALS WESENTLICH ANGESEHENE UNTERLAGEN

Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
X	US 6 363 519 B1 (GUCCIONE STEVEN A ET AL) 26. März 2002 (2002-03-26) Zusammenfassung Spalte 11, Zeile 1-33 Spalte 12, Zeile 29-36 Spalte 13, Zeile 30-42 ---	1-14
X	US 5 914 887 A (JONES EDWIN E ET AL) 22. Juni 1999 (1999-06-22) Zusammenfassung Abbildungen 29,50 Spalte 1, Zeile 35-48 Spalte 2, Zeile 51-54 Spalte 4, Zeile 30-38 Spalte 5, Zeile 3-10 Spalte 43, Zeile 31-65 Spalte 45, Zeile 55 -Spalte 46, Zeile 65 Spalte 47, Zeile 53-65 Spalte 48, Zeile 27-32 ---	1-14
A	US 6 052 677 A (KITAJIMA HIRONOBU ET AL) 18. April 2000 (2000-04-18) Zusammenfassung Spalte 11, Zeile 46 -Spalte 12, Zeile 40 ---	1-14
A	US 6 360 191 B1 (BENNETT III FORREST H ET AL) 19. März 2002 (2002-03-19) Zusammenfassung Abbildung 76 Spalte 52, Zeile 33-54 Spalte 72, Zeile 28-39 ---	1-14
A	ARSLAN T ET AL: "STRUCTURAL CELL-BASED VLSI CIRCUIT DESIGN USING A GENETIC ALGORITHM" 1996 IEEE INTERNATIONAL SYMPOSIUM ON CIRCUITS AND SYSTEMS (ISCAS). CIRCUITS AND SYSTEMS CONNECTING THE WORLD. ATLANTA, MAY 12 - 15, 1996, IEEE INTERNATIONAL SYMPOSIUM ON CIRCUITS AND SYSTEMS (ISCAS), NEW YORK, IEEE, US, Bd. 4, 12. Mai 1996 (1996-05-12), Seiten 308-311, XP000704598 ISBN: 0-7803-3074-9 Zusammenfassung Seite 494, Spalte 1, Absatz 1 ---	1-14

-/--

## C.(Fortsetzung) ALS WESENTLICH ANGESEHENE UNTERLAGEN

Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
A	<p>AHMAD I ET AL: "DESIGN-SPACE EXPLORATION FOR HIGH-LEVEL SYNTHESIS"            PROCEEDINGS OF THE ANNUAL INTERNATIONAL PHOENIX CONFERENCE ON COMPUTERS AND COMMUNICATIONS. PHOENIX, APR. 12 - 15, 1994, NEW YORK, IEEE, US,            Bd. CONF. 13, 12. April 1994 (1994-04-12),            Seiten 491-496, XP000462601.            Zusammenfassung</p>	1-14
A	<p>POWELL D-J ET AL: "ENGINEERING DOMAIN INDEPENDENT, MACHINE LEARNING FOR DESIGN OPTIMIZATION"            PROCEEDINGS OF THE INTERNATIONAL CONFERENCE ON GENETIC ALGORITHMS.            ARLINGTON, JUNE 4 - 7, 1989, SAN MATEO, MORGAN KAUFMANN, US,            Bd. CONF. 3, 4. Juni 1989 (1989-06-04),            Seiten 151-159, XP000236324            Zusammenfassung            Seite 157, Spalte 2, Absatz 2 -Seite 158, Spalte 1, Absatz 2</p>	1-14
A	<p>ZHUANG N ET AL: "IMPROVED VARIABLE ORDERING OF BDDS WITH NOVEL GENETIC ALGORITHM"            1996 IEEE INTERNATIONAL SYMPOSIUM ON CIRCUITS AND SYSTEMS (ISCAS). CIRCUITS AND SYSTEMS CONNECTING THE WORLD. ATLANTA, MAY 12 - 15, 1996, IEEE INTERNATIONAL SYMPOSIUM ON CIRCUITS AND SYSTEMS (ISCAS), NEW YORK, IEEE, US,            Bd. 3, 12. Mai 1996 (1996-05-12), Seiten 414-417, XP000688881            ISBN: 0-7803-3074-9            Zusammenfassung</p>	1-14
A	<p>AKIO SAKAMOTO ET AL: "A MODIFIED GENETIC CHANNEL ROUTER"            IEICE TRANSACTIONS ON FUNDAMENTALS OF ELECTRONICS, COMMUNICATIONS AND COMPUTER SCIENCES, INSTITUTE OF ELECTRONICS INFORMATION AND COMM. ENG. TOKYO, JP,            Bd. E77-A, Nr. 12,            1. Dezember 1994 (1994-12-01), Seiten 2076-2083, XP000497867            ISSN: 0916-8508            Zusammenfassung</p>	1-14

-/--

## C.(Fortsetzung) ALS WESENTLICH ANGESEHENE UNTERLAGEN

Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
A	KOSAK C ET AL: "A PARALLEL GENETIC ALGORITHM FOR NETWORK-DIAGRAM LAYOUT" PROCEEDINGS OF THE INTERNATIONAL CONFERENCE ON GENETIC ALGORITHMS. SAN DIEGO, JULY 13 - 16, 1991, SAN MATEO, MORGAN KAUFMANN, US, Bd. CONF. 4, 13. Juli 1991 (1991-07-13), Seiten 458-465, XP000260135 Zusammenfassung ---	1-14
A	BRAND D: "Hill climbing with reduced search space (logic optimization)" COMPUTER-AIDED DESIGN, 1988. ICCAD-88. DIGEST OF TECHNICAL PAPERS., IEEE INTERNATIONAL CONFERENCE ON SANTA CLARA, CA, USA 7-10 NOV. 1988, WASHINGTON, DC, USA, IEEE COMPUT. SOC. PR, US, 7. November 1988 (1988-11-07), Seiten 294-297, XP010013371 ISBN: 0-8186-0869-2 Zusammenfassung ---	1-14
A	VECCHI M P, KIRKPATRICK S: "Global wiring by simulated annealing" IEEE TRANSACTION ON COMPUTER-AIDED DESIGN OF INTEGRATED CIRCUITS AND SYSTEMS, Bd. CAD2, Nr. 4, Oktober 1983 (1983-10), Seiten 215-222, XP009021045 Zusammenfassung Abbildungen 1-4 -----	1-14

# INTERNATIONALER RECHERCHENBERICHT

Angaben zu Veröffentlichungen, die zur selben Patentfamilie gehören

Intern. Aktenzeichen

PCT/DE 03/01862

Im Recherchenbericht angeführtes Patentdokument		Datum der Veröffentlichung		Mitglied(er) der Patentfamilie		Datum der Veröffentlichung
US 6363519	B1	26-03-2002	WO	0051077 A2		31-08-2000
			US	6363517 B1		26-03-2002
			US	6539532 B1		25-03-2003
			US	6430736 B1		06-08-2002
			US	6378122 B1		23-04-2002
<hr/>						
US 5914887	A	22-06-1999	KEINE			
<hr/>						
US 6052677	A	18-04-2000	JP	8235150 A		13-09-1996
			US	6516307 B1		04-02-2003
<hr/>						
US 6360191	B1	19-03-2002	US	5867397 A		02-02-1999
			AU	728013 B2		04-01-2001
			AU	2056097 A		16-09-1997
			CA	2256044 A1		04-09-1997
			EP	0954798 A1		10-11-1999
			JP	2000508096 T		27-06-2000
			WO	9732259 A1		04-09-1997
<hr/>						